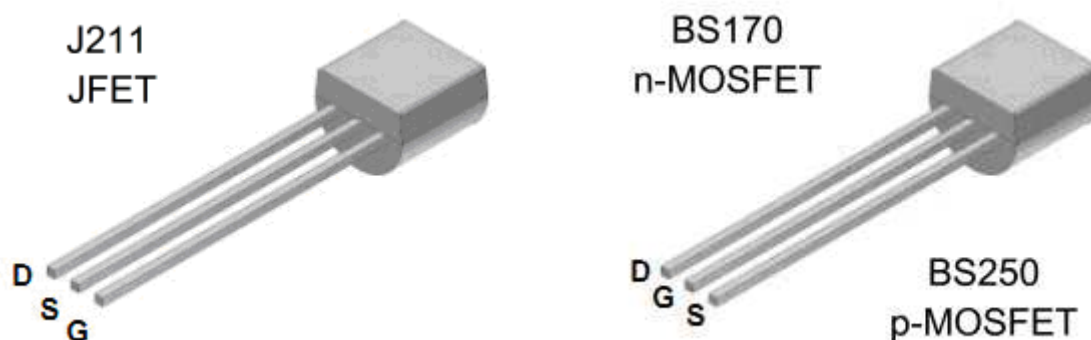


FET karakterisztikák, erősítők, inverterek

Az alábbi mérés során megismerkedünk a **J211** típusú N-csatornás JFET-el, valamint a **BS170** és **BS250** típusú N- és P-csatornás MOSFET-el, melyek egymásnak komplementer megfelelői. Az első mérési pontban még mindkét állítható tápegységre, a többiben már csak egyre lesz szükség, ezért mindkettő szabályozható tápegység kimeneten állítsunk be körülbelül **20mA áramkorlátot!**



4.1 ábra: J211 (bal), illetve BS170 és BS250 (jobb) lábkiosztása

4.0 Otthon kötelezően előkészítendő feladatok:

1. A **4.2 feladatban** szereplő JFET-es FS kapcsolásban számoljuk ki I_D értékét! (Vegyük figyelembe, hogy U_D -t körülbelül a tápfeszültség felére kell beállítani!)

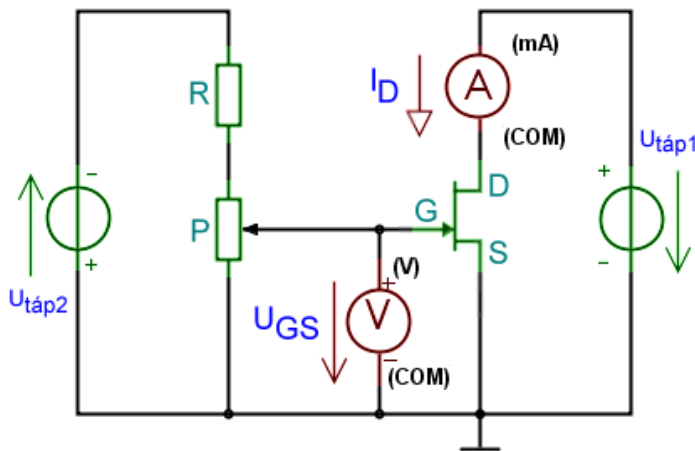
2. Végezzünk közelítő számítást az FS erősítő paramétereire!

Katalógus alapján (a megadott tartományok közéértékét használva) tegyük fel, hogy a következő paraméterekkel rendelkezik a JFET: $U_0 = -3,5V$; $I_{DSS} = 13mA$.

Számítsuk ki az így várható U_{GS} , g_m , A_u értékeket!

3. A **4.3 mérésben** mekkora lesz a drain áram maximálisan várható értéke $U_{táp} = 5V$ ill. $10V$ mellett?

4.1 N-JFET karakterisztikái:



A megépítéshez szükséges adatok:

$$U_{\text{táp1}} = 15\text{V}$$

$U_{\text{táp2}} = 5\text{V}$ (ügyeljünk a fordított bekötésre!)

$$R = 330\Omega$$

$P = 1\text{k}\Omega$ potenciométer.

4.2 ábra: NJFET karakterisztika felvétele

4.1.1 A 4.2 ábrának megfelelően valósítsuk meg az N-csatornás JFET-ek karakterisztikáinak felvételére alkalmas egyszerű áramkört! **Különösen ügyeljünk a tápfeszültségekre, főképp $U_{\text{táp2}}$ előjelhelyes bekötésére**, mivel az N-csatornás JFET-ek nem kaphatnak nullánál nagyobb, azaz pozitív előjelű gate-feszültséget! A drain-körbe beiktatott árammérő (mely a drain-áramot méri), valamint a gate-köri feszültségmérő (mely pedig a gate előfeszültséget méri) egyaránt három tizedes pontosságú mérési tartományban üzemeljen (előbbi mA állásban)! Az így kapott mérési elrendezésben a JFET gate feszültsége $P=1\text{k}\Omega$ potenciométer segítségével állítható. $U_{\text{táp1}}=+15\text{V}$, $U_{\text{táp2}}=5\text{V}$ legyen és $R=330\Omega$.

4.1.2 Vegyük fel a JFET transzfer karakterisztikáját ($U_{\text{GS}}-I_{\text{D}}$, $U_{\text{DS}}=\text{konstans}$)! Először keressük meg a karakterisztika két végpontját (U_0 vagy U_{th} elzáródási feszültség, amikor I_{D} áram körülbelül nulla, és I_{DSS} szaturációs áramot, ahol $U_{\text{GS}}=0\text{V}$)! Az így kapott gate feszültség tartományt vegyük fel legalább 10 (inkább 15) mérési pontban! A jegyzőkönyvben történő ábrázoláskor használjunk lineáris léptéket (különösképpen a 4.2.2 feladat miatt)!

Ügyeljünk rá, hogy mérés közben **végig ugyanabban a méréshatárban legyünk** (ne használjuk a multiméter Auto funkcióját!), különben az árammérő változó belső ellenállásai meghamisítják a mérést!

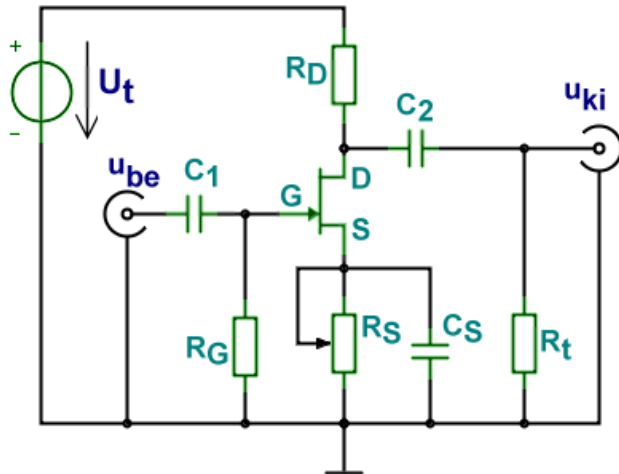
4.1.3 Vegyük fel a JFET kimeneti karakterisztikáját ($U_{\text{DS}}-I_{\text{D}}$, $U_{\text{G}}=\text{konstans}$)! A gate feszültséget, azaz U_{GS} -t úgy válasszuk meg, hogy a drain áram körülbelül a szaturációs áram fele legyen! A beállítást követően jegyezzük fel a gate feszültségértéket; ezt követően ez maradjon állandó értéken. Változtassuk U_{DS} ($U_{\text{táp1}}$) feszültséget 0-18V-ig (eleinte sűrűbben, a telítési tartomány elérését követően ritkábban), egyúttal mérjük I_{D} áramot, mindezt körülbelül 20 mérési pontban!

Jegyezzük fel a méréshez használt alkatrész-tároló panel számát (az alján)! Ha a következő mérést másik alkalommal kell folytatni, akkor így lehetőségünk nyílik, hogy ugyanazzal a JFET-tel folytassuk az erősítő mérést, mint aminek a karakterisztikáját megmértük. Ez a számítások miatt fontos (a FET-eknek ugyanis jelentős gyártási szórása van).

4.2 Földelt-sourceú (FS) JFET erősítő vizsgálata:

4.2.1 Építsük meg a 4.3 ábra alapján az FS erősítő alapkapcsolását!

Ha az előző feladatot korábban végezte el, lehetőleg keresse meg ugyanazt a JFET-et (ha felírta az alkatrésztároló számát). Ennek hiányában mérje meg a most használt JFET I_{DSS} és U_p paramétereit, ezek az ellenőrző számításához szükségesek. (A teljes karakterisztikát nem kell újramérni.)



A megépítéshez szükséges adatok:

$$U_t = 15V$$

$$R_G = 1M\Omega$$

$$R_S = 2,2k\Omega \text{ potenciométer}$$

$$R_D = 5,1k\Omega$$

$$C_1 = C_2 = 100nF$$

$$C_S = 47\mu F$$

$$R_t = R_D$$

(C_1 és C_2 fólia/kerámia kondenzátorok, ezért polaritásfüggetlenek.)

4.3 ábra: FS JFET erősítő

4.2.2 Vegyük fel a munkaponti paramétereket! A source-ellenállás szerepét betöltő potenciométert úgy állítsuk be, hogy U_D drain-feszültség U_t tápfeszültség fele legyen. A beállítást követően vegyük ki, majd mérjük meg R_S pontos értékét és jegyezzük le, utána természetesen tegyük vissza! Mekkora U_G munkaponti feszültség értéke és miért?

Határozzuk meg az erősítőben valóban létrejött drain-áramot (méréssel, vagy $U_{táp}$, U_D és R_D ismeretében számolással). Határozzuk meg az U_{GS} munkaponti feszültséget!

A 4.1.2 pontban felvett transzfer karakterisztikán keressük meg és jelöljük be U_S feszültséget és határozzuk meg a hozzá tartozó drain-áramot.

Végül, az előzőekben meghatározott U_0 és I_{DSS} értékeket, valamint a mostani feladatban kapott U_{GS} értéket helyettesítsük be a JFET U_{GS} - I_D egyenletébe, és így is számítsuk ki a várható drain áramot!

Hasonlítsuk össze a háromféleképpen megkapott drain áramot!

4.2.3 Az u_{be} -ként jelölt bemeneti pontot kössük a függvénygenerátor analóg kimenetére, egyúttal az oszcilloszkóp CH1 csatornájára (T-elosztó és BNC-BNC kábel használatával!), az u_{ki} kimeneti pontot pedig az oszcilloszkóp CH2 csatornájára!

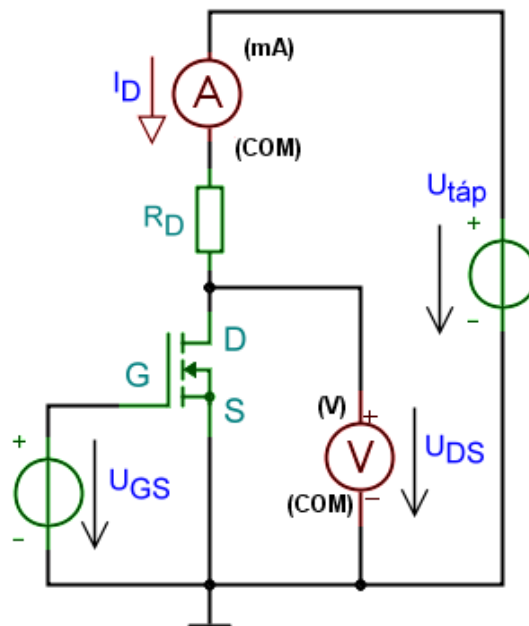
A függvénygenerátor által szolgáltatott bemeneti jelet állítsuk 5kHz-es, $500mV_{pp}$ (csúcstól csúcsig) értékű szinuszra. Rögzítsük a bemeneti, valamint a kimeneti jelet fázishelyesen, értékeljük ki őket (periódusidő, frekvencia, csúcstól-csúcsig vett érték, amplitúdó, fázishelyzet, stb.), majd határozzuk meg az erősítést! A mért és számított értékeket a jegyzőkönyvben hasonlítsuk össze, adjuk meg dB-ben is!

4.2.5 MÉRJÜK MEG AZ ERŐSÍTŐ ALSÓ ÉS FELŐ HATÁRFREKVENCIÁJÁT!

4.2.4 Vegyük ki C_S kondenzátort, majd mérjük meg újra az erősítést! Indokoljuk és számítással igazoljuk a változást!

A labor jegyzőkönyvben a mért I_{DSS} , U_P , $U_{táp}$ és U_D értékek alapján számítsuk ki újra a munkaponti és AC adatokat. Ezeket hasonlítsuk össze a mért adatokkal!

4.3 NMOS (N-csatornás MOSFET) transzfer karakterisztikája:



4.4 ábra: NMOS karakterisztika felvétele

4.3.1 Építsük meg a **4.4 ábra** szerinti kapcsolást, mellyel a BS170 N-csatornás növekményes MOSFET transzfer karakterisztikáját (U_{GS} - I_D , U_{DS} =konstans) felvesszük.

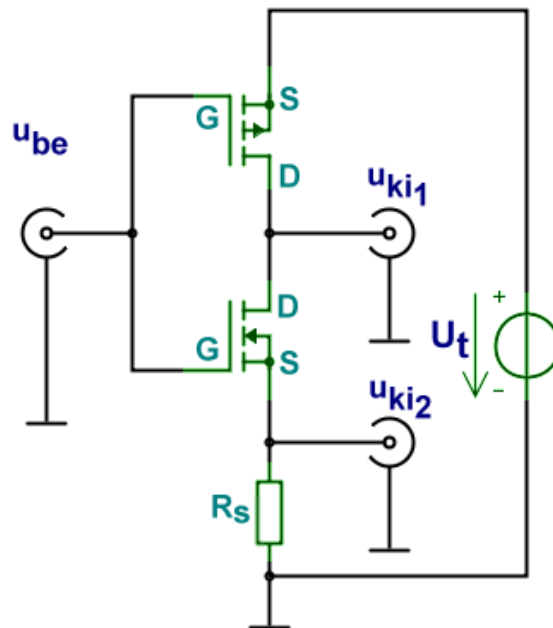
A feszültségmérőt és árammérőt egyaránt **három tizedes** pontosságúra állítsuk be! R_D munkaellenállás értéke **180Ω**, maximális disszipációja pedig **$P_{Dmax}=2W$** .

$U_{táp}$ _áramkorlátozása ezúttal legyen 100mA! (A 4.4 feladat előtt állítsuk vissza eredeti értékére!)

4.3.2 A tápfeszültség legyen 5V. Vegyük fel az N-csatornás MOSFET transzfer karakterisztikáját 0-5V U_{GS} értékek között fél voltos léptékekben! $U_{GS}=5V$ esetén mérjük meg U_{DS} feszültséget, majd számítsuk ki $R_{DS(on)}$ értékét! A jegyzőkönyvben hasonlítsuk össze a katalógus adattal, a transzfer karakterisztikát pedig az elméletben tanultakkal; a különbséget magyarázzuk!

4.3.3 Ismételjük meg a **4.3.2** mérési pontot 10V tápfeszültséggel!

4.4 CMOS inverter vizsgálata:



4.5 ábra: CMOS inverter

Állítsuk vissza az áramkorlátot kb. 20mA értékűre!

4.4.1 Valósítsuk meg a **4.5 ábrának** megfelelő CMOS inverter vizsgáló kapcsolást! A mérőkapcsolás alsó ágában az előző mérési pontokban használt BS170 típusú NMOS-t, a felső ágában pedig ennek komplementer megfelelőjét, a BS250 típusú PMOS-t helyezzük be. Az $R_s=13\Omega$ ellenállás az áram jelalak vizsgálatára szolgál, az inverternek egyébként nem része. $U_{táp}$ tápfeszültség értéke ezúttal 5V legyen.

Csatlakoztassuk u_{be} bemeneti pontra a függvénygenerátor TTL kimenetét, valamint az oszcilloszkóp CH1 csatornáját (ajánlatos a BNC-BNC kábel és T-elosztó használata), az áramkör u_{ki1} kimeneti pontját pedig az oszcilloszkóp CH2 csatornájára!

4.4.2 A funkciógenerátor szolgáltatja vizsgálójel frekvenciáját állítsuk 100kHz-re! Az amplitúdó és egyéb paraméterek állítása felesleges, mivel a TTL (Transistor-Transistor Logic) szabvány szerint a TTL jel 50% kitöltési tényezőjű, 0 és +5V jelszintű négyszögjel, így a TTL kimenet használata esetén a funkciógenerátor kizárólag a frekvencia állítására fog reagálni. Rajzoljuk le a be és kimeneti jelalakokat fázishelyesen (ezzel igazolva az invertáló hatást)!

4.4.3 Az oszcilloszkóp CH2 csatornáját kössük át u_{ki1} -ről u_{ki2} -re, így a sorosan kapcsolt R_s ellenálláson létrejövő feszültségalakot vizsgáljuk. A várható jel nagysága mV nagyságrendű lesz, ennek megfelelően korrigáljuk CH2 V/div beállítását! Ábrázoljuk a jeleket fázishelyesen és magyarázzuk a látottakat! (Igazából mit mértünk, az mivel arányos és miért fontos a gyakorlatban?)

4.5 Ellenőrző kérdések:

1. Rajzolja le egy N-csatornás JFET földelt Source-ú transzfer és kimeneti karakterisztikáit (utóbbin jelölve a görbesereg tagjainak paraméterét)! Jelölje a nevezetes pontokat!
2. Rajzolja le egy növekményes NMOS transzfer és kimeneti karakterisztikáit!
3. Rajzoljon le egy FS N-JFET erősítőt (alkatrészek megnevezésével)!
4. Adja meg a JFET transzfer karakterisztika egyenletét! Nevezze meg az egyes összetevőket!
5. Ismertesse MOSFET-ek esetén az $R_{DS(on)}$ paramétert, ennek jelentőségét tervezéskor!
6. Rajzolja le az N és P csatornás JFET-ek, növekményes és kiürítéses NMOS- ok és PMOS-ok rajzjeleit! A kivezetéseket nevezze meg!
7. Adja meg a JFET meredekségének egyenletét, definiálja a meredekség fogalmát (mértékegységgel)!
8. Definiálja az erősítő alsó- és felső határfrekvenciáját (ábrával és szövegesen)!
9. Kis frekvencián miért nincs, nagyfrekvencián pedig miért van a FET-eknek Gate-árama? Mitől függ ezen áram nagysága?
10. Mi határozza meg tetszőleges földelt Source-ú JFET erősítő bemenő ellenállását?
11. Mi határozza meg egy tetszőleges földelt Source-ú JFET erősítő kimeneti ellenállását?
12. Mit jelent a CMOS kifejezés és hogyan működik a CMOS inverter?
13. Mi okozza egy terheletlen CMOS inverter áramfelvételét?
14. Hogyan függ a JFET Drain-árama a hőmérséklettől ?
Mi az oka annak, hogy egy földelt Source-ú erősítő erősítése számottevően kisebb, mint egy bipoláris tranzisztoros földelt emitteresé ?