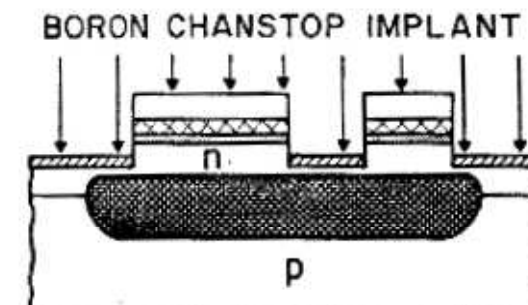
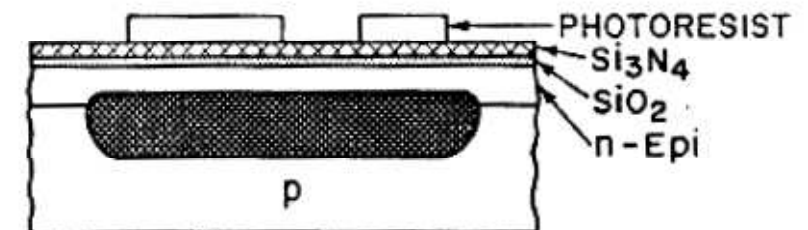
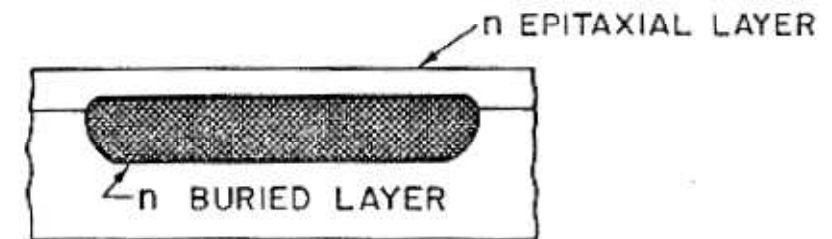
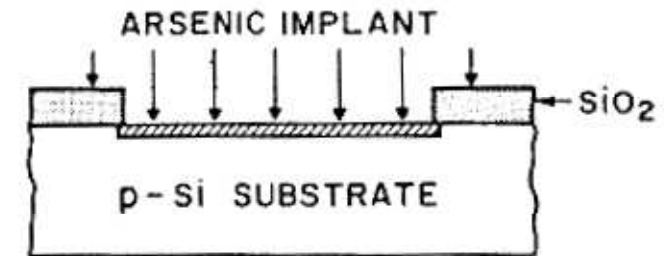
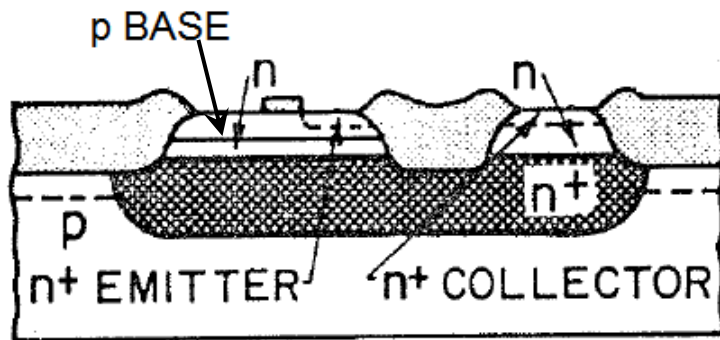


# Az integrált áramkörök előállítása

## Bipoláris technológia - műveleti sor

- 1., Eltemetett réteg létrehozása As implantációval a bázisellenállás csökkentésére.
- 2., n epitaxiás réteg növesztése kollektor számára, közben As behajtás.
- 3., Maszkrétegek kialakítása implantációhoz
- 4., B implantáció  $p^+$  oldalirányú szigetelés kialakításához



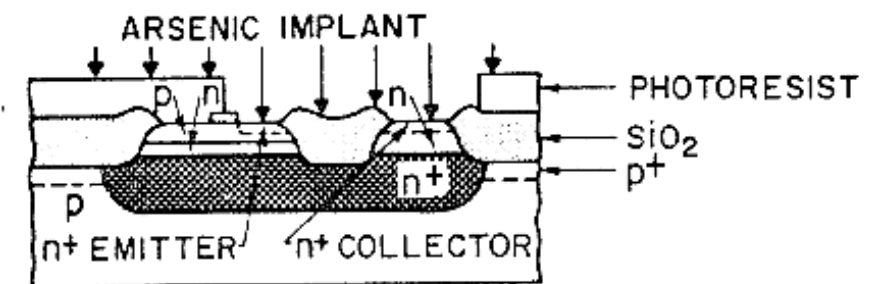
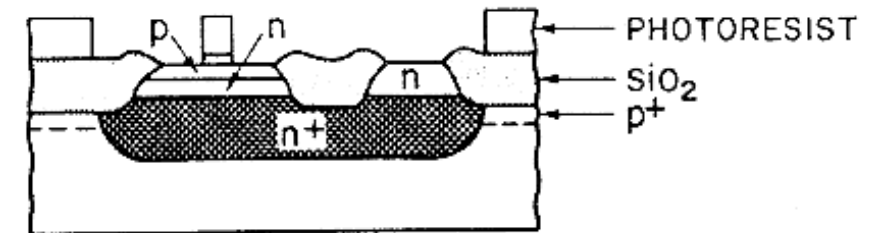
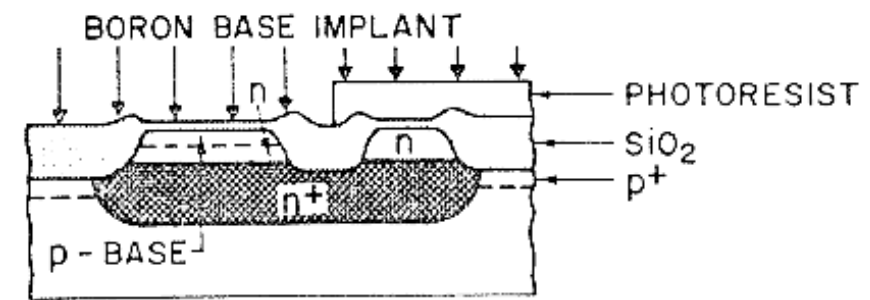
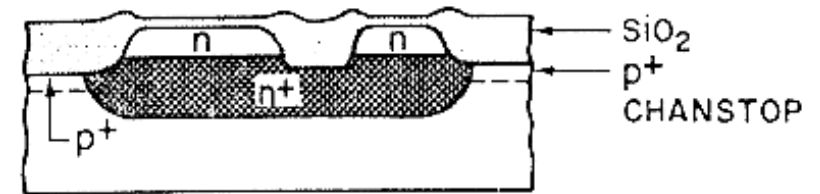
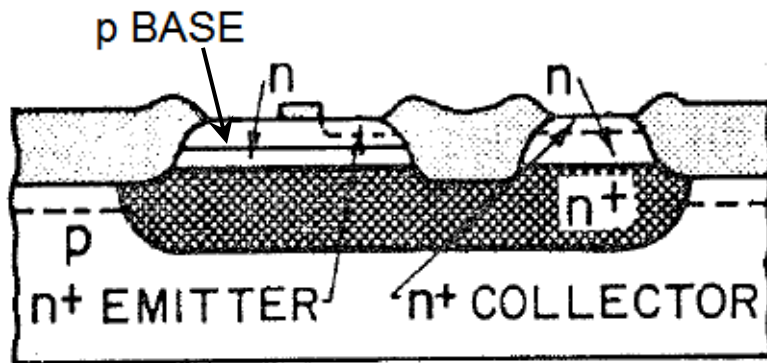
## Bipoláris technológia - műveleti sor (folytatás)

5., Vastagoxid növesztés oldalirányú szigetelés céljára, közben B behajtás, majd  $\text{Si}_3\text{N}_4$  réteg eltávolítása. (Az oxid a szilíciumba befelé és kifelé is nő.)

6., B implantáció bázisréteg kialakításához.

7., Vékonyoxid eltávolítás.

8., As implantáció az emitter és az  $n^+$  kollektor kontaktusréteg kialakításához.



Összesen 6 rétegleválasztás és 6 fotolitográfia.

# Poliszilícium gates PMOS technológia - műveleti sor

1., Vastag oxid növesztés

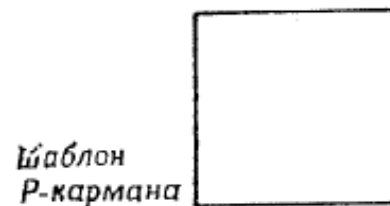
2., Ablaknyitás az oxidba

3., Vékony oxid növesztés

4., Poliszilícium leválasztás

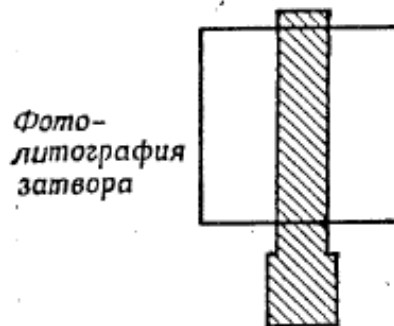
5., Gate kialakítás, oxidmarás

Вид сверху  
(топология)

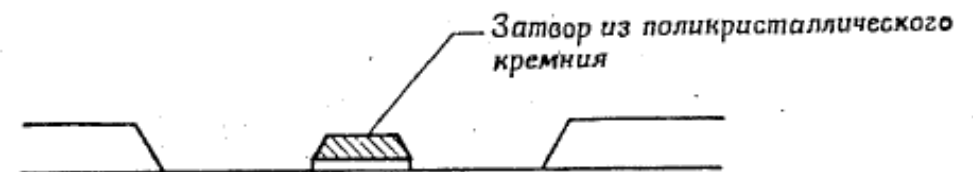
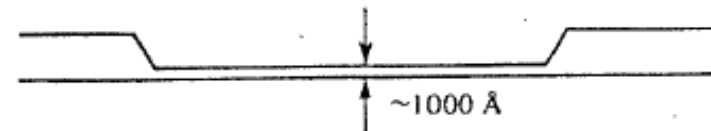
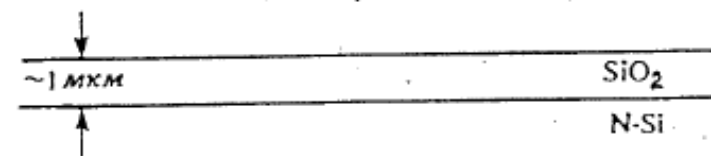


Окисление под затвором

Осаждение поликристаллического кремния



Поперечное сечение



## PMOS technológia - műveleti sor (folytatás)

6., B diffúzió a source és drain kialakítására.

7., Védőoxid növesztés

8., Kontaktusablak nyitás

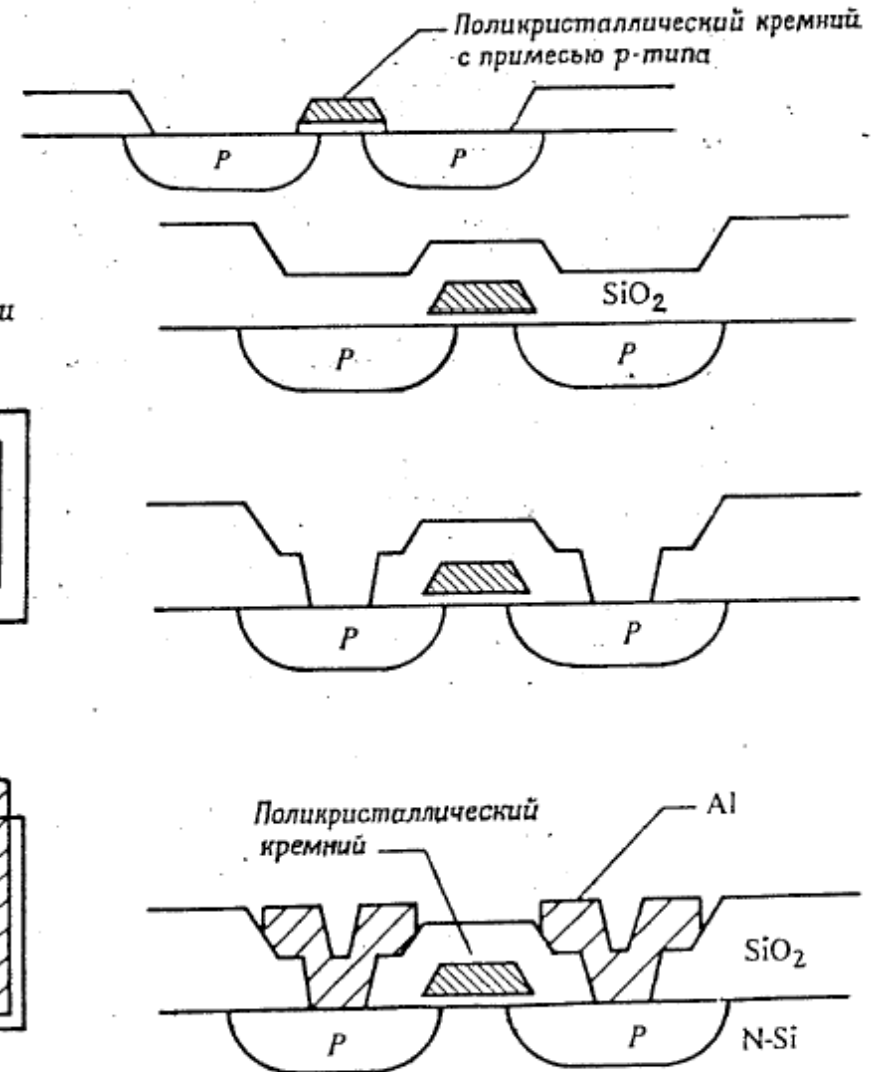
9., Fémezés

Диффузия бора

Получение окисла над p-областями

Фото-  
литография  
контактных  
областей

Металлизация и  
фотолитография



# Alumínium gates CMOS technológia - műveleti sor

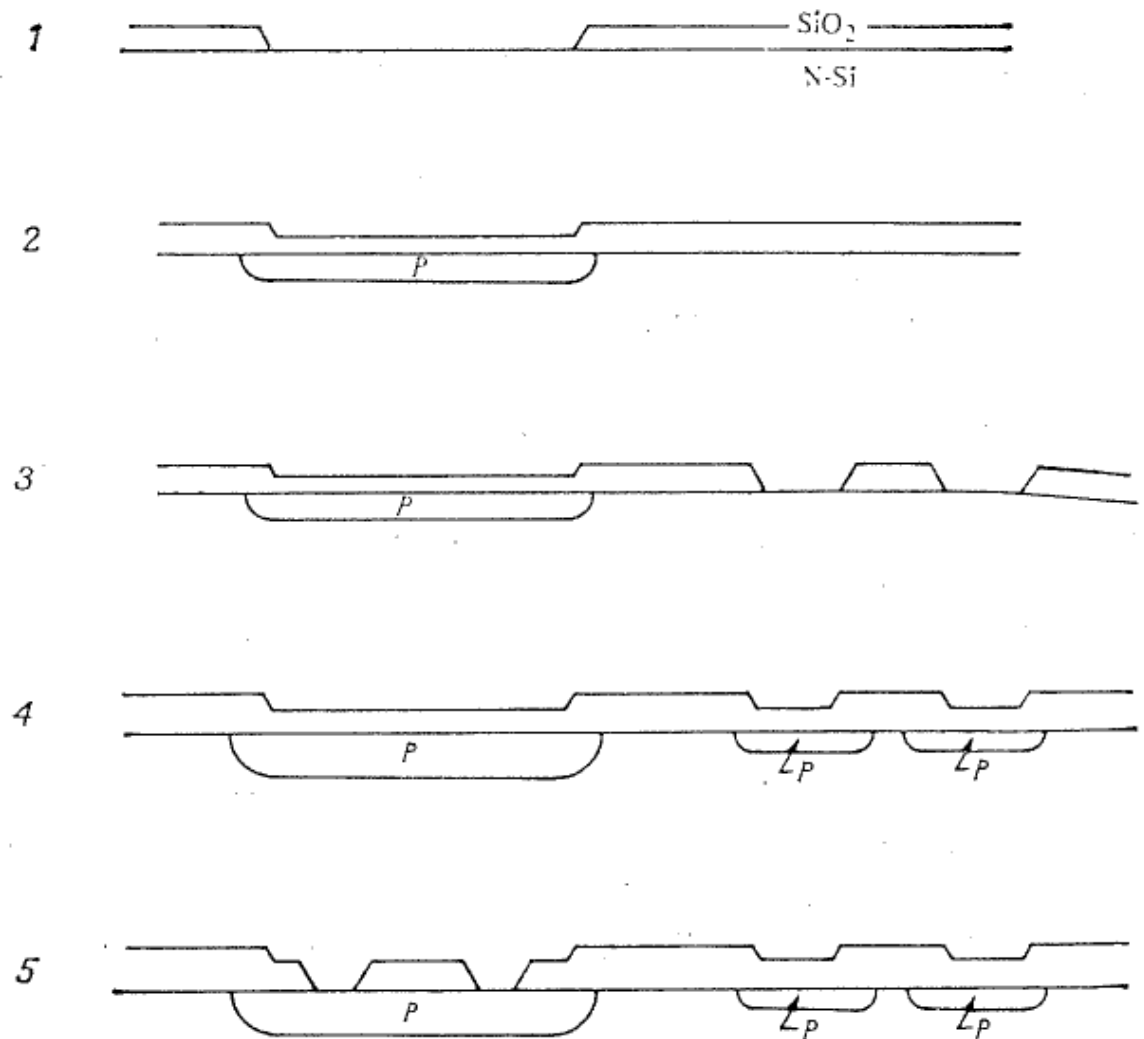
1., Vastag oxid növesztés, ablaknyitás az oxidba.

2., B diffúzió p-zseb kialakítására. (Diffúzió közben oxidnövesztés.)

3., Ablaknyitás az oxidba p-csatornás source és drain kialakításához.

4., B diffúzió p-csatornás source és drain kialakítására.

5., Ablaknyitás az oxidba n-csatornás source és drain kialakításához.



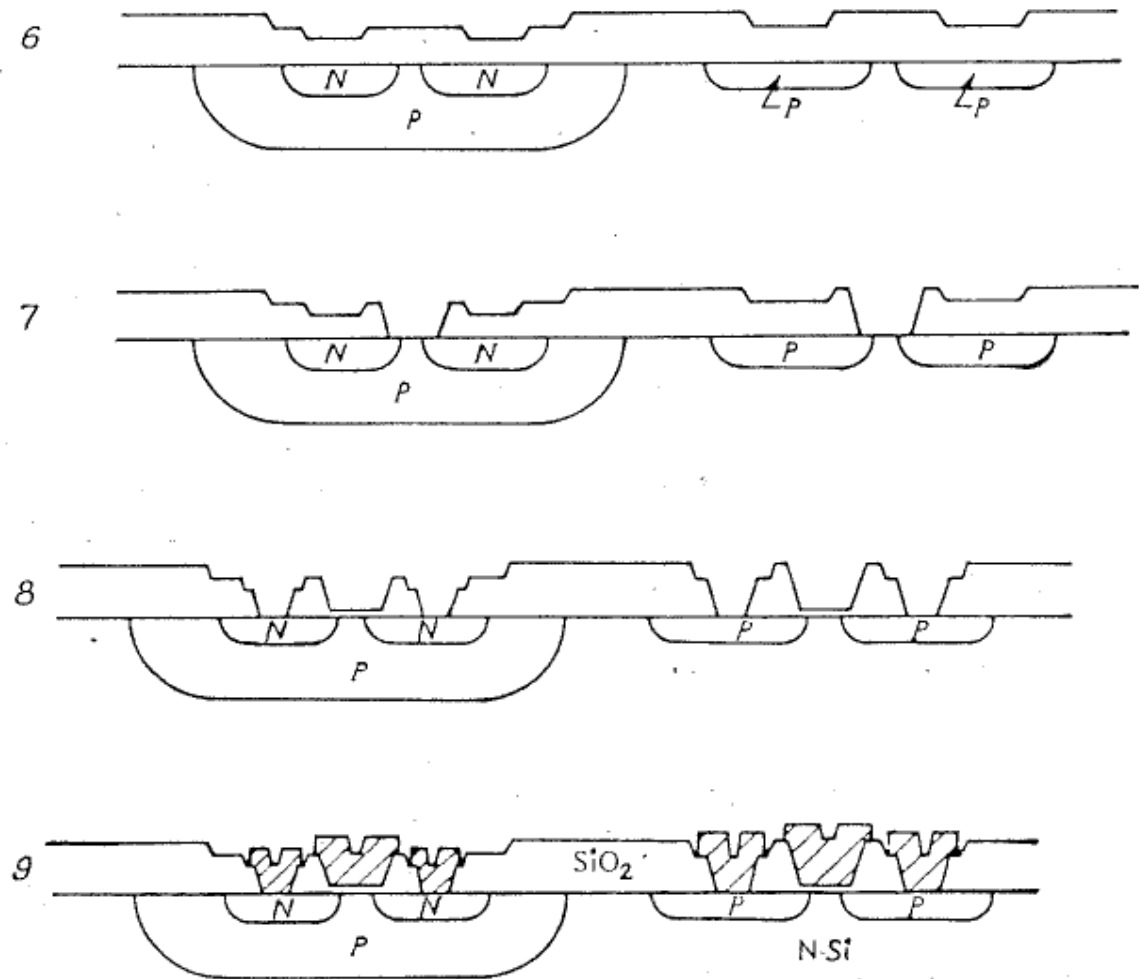
## CMOS technológia - műveleti sor (folytatás)

6., P diffúzió n-csatornás source és drain kialakítására.

7., Ablaknyitás az oxidba gate oxid növesztéshez.

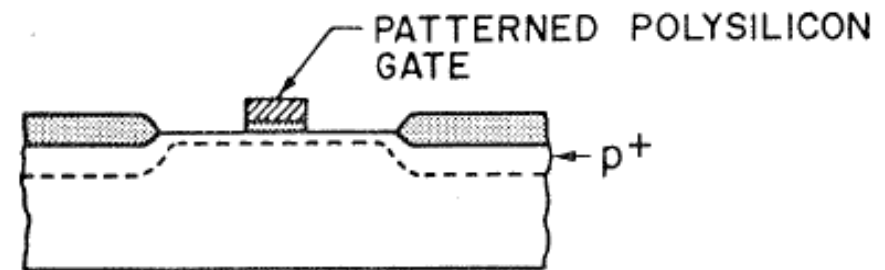
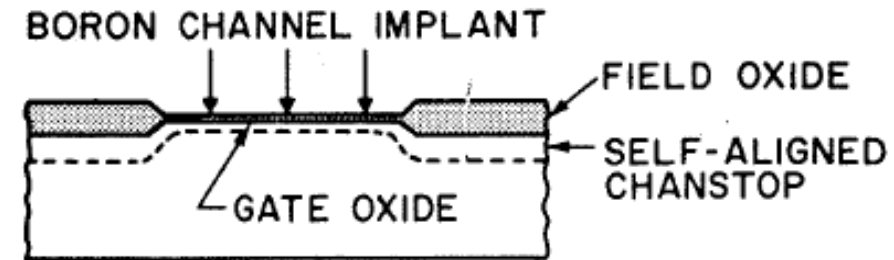
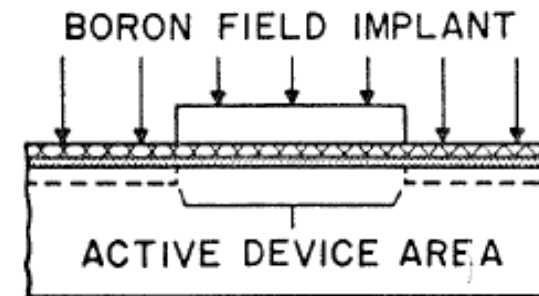
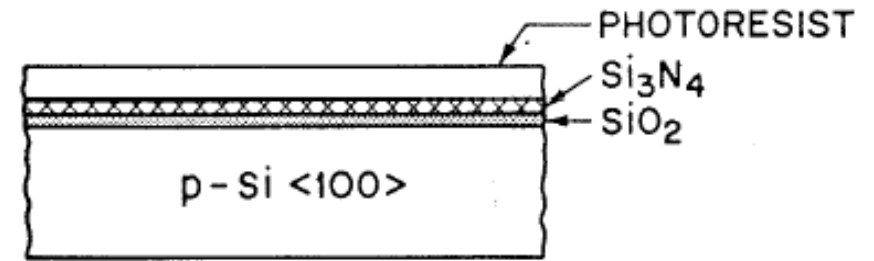
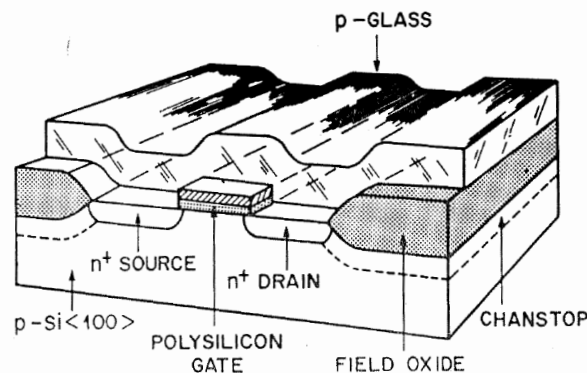
8., Gate oxid növesztés, ablaknyitás fémezéshez.

9. Fémezés



# Poliszilícium gates NMOS technológia - műveleti sor

- 1., Maszkrétegek kialakítása implantációhoz.
- 2., B implantáció  $p^+$  oldalirányú szigetelés kialakításához.
- 3., Vastag oxid növesztés, B behajtás, vékony (gate) oxid növesztés, küszöbfeszültség beállítás B vagy As implantációval.
- 4., Poliszilícium gate kialakítás, adalékolás P diffúzióval vagy implantációval ( $R_{sq}=20-30\ \Omega$ ), gate oxid eltávolítás.

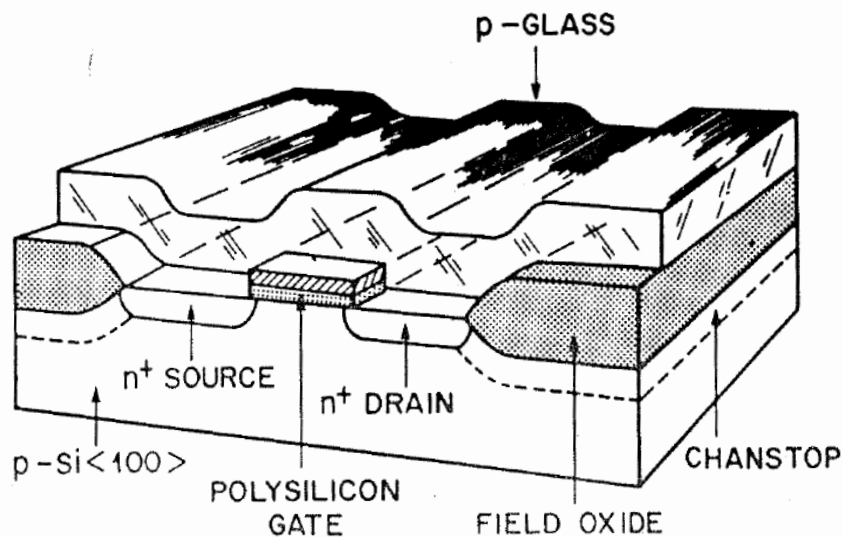


## NMOS technológia - műveleti sor (folytatás)

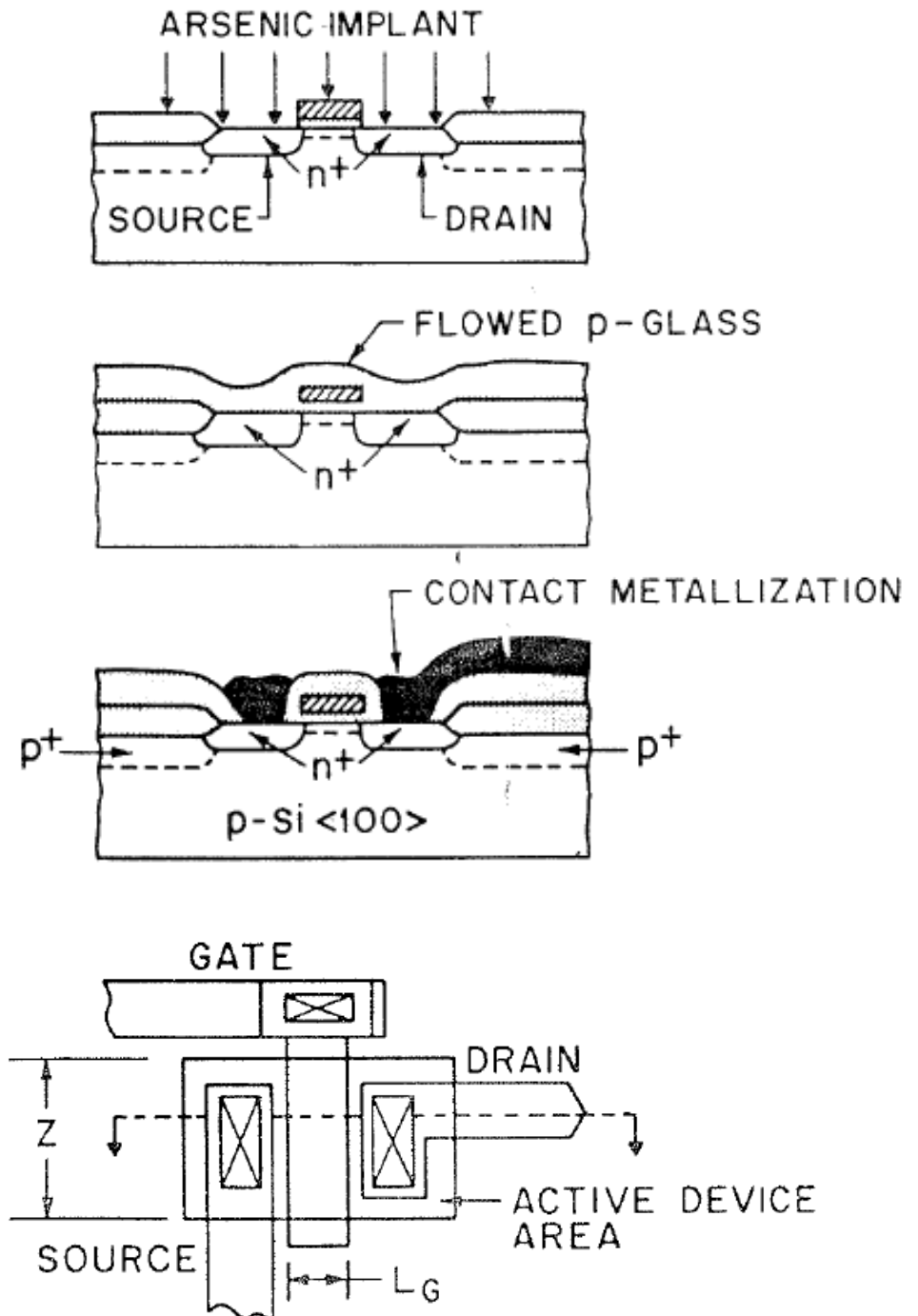
5., As implantáció source és drain kialakításához (önillesztés: gate és vastagoxid maszkol).

6., Passziválás P üveggel.

7., Kontaktusnyitás, fémezés.



Összesen 6 rétegleválasztás és 4 fotolitográfia.





# Silicon on insulator (SOI) technológia

Az aktív eszközök a szilíciumon növesztett  $\text{SiO}_2$  rétegen helyezkednek el: jó oldalirányú szigetelés.

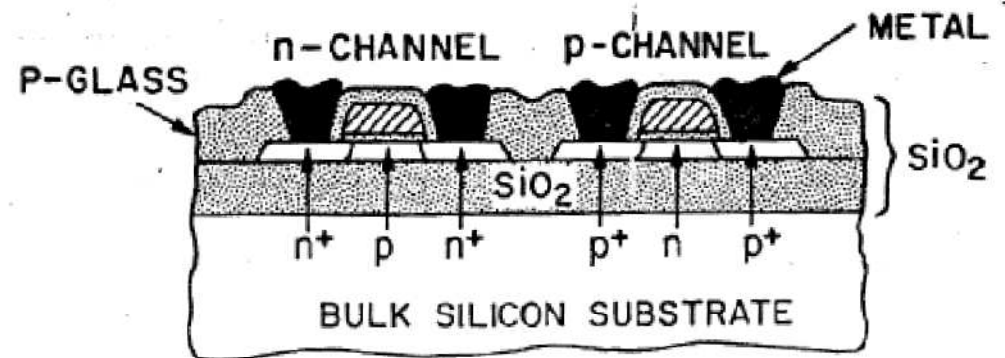
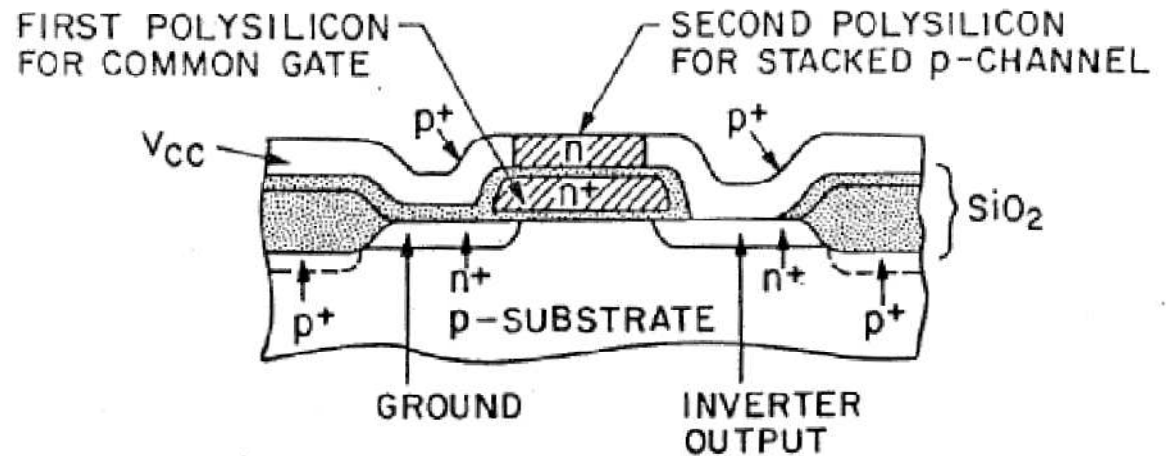
Előállítás:

1., O ionok implantálása a Si felülete alá + hőkezelés.

2.,  $\text{SiO}_2$  növesztés, poli-Si leválasztás és kristályosítás gyors hőkezeléssel (pl. lézer, villanó lámpa).

3.,  $\text{SiO}_2$  növesztés, másik Si szelet hozzákötése (wafer bonding), és a hozzákötött szelet vékonyra marása vagy lepattintása (H implantáció és hőkezelés).

Szeletkötés: ha két szelet felületét atomi közelségbe hozzuk, összetapadnak.



Háromdimenziós CMOS inverter kialakítása (fent):  
a közös poliSi gate az alsó n-csatornás és a felső  
p-csatornás FET-et is vezérli.

SOI n- és p-csatornás FET kialakítása (lent).

# Ionimplantációs GaAs MESFET - műveleti sor

- 1.,  $\text{SiO}_2$  vagy  $\text{Si}_3\text{N}_4$  leválasztás maszkoláshoz. A csatorna kialakítása Se, S vagy Si implantációval.
- 2.,  $n^+$  implantáció az ohmos kontaktusok létrehozására.
- 3., Újabb  $\text{SiO}_2$  réteg leválasztása.
- 4., Ohmos kontaktusok leválasztása.
- 5., Schottky kontaktusok és összeköttetések leválasztása.
- 6., Újabb szigetelőréteg és a második fémréteg (összeköttetések) leválasztása.

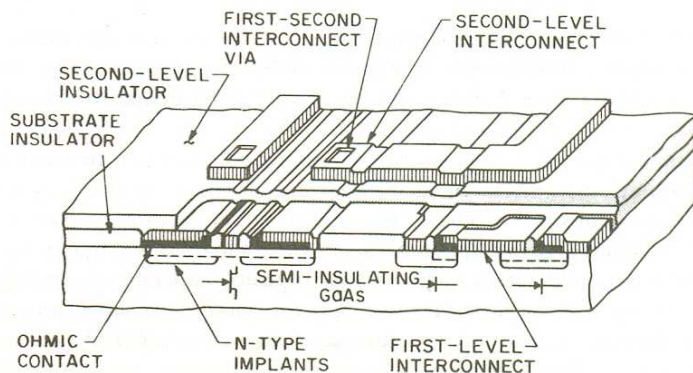


Fig. 27 Cutaway view of various planar gallium arsenide IC devices.<sup>19</sup>

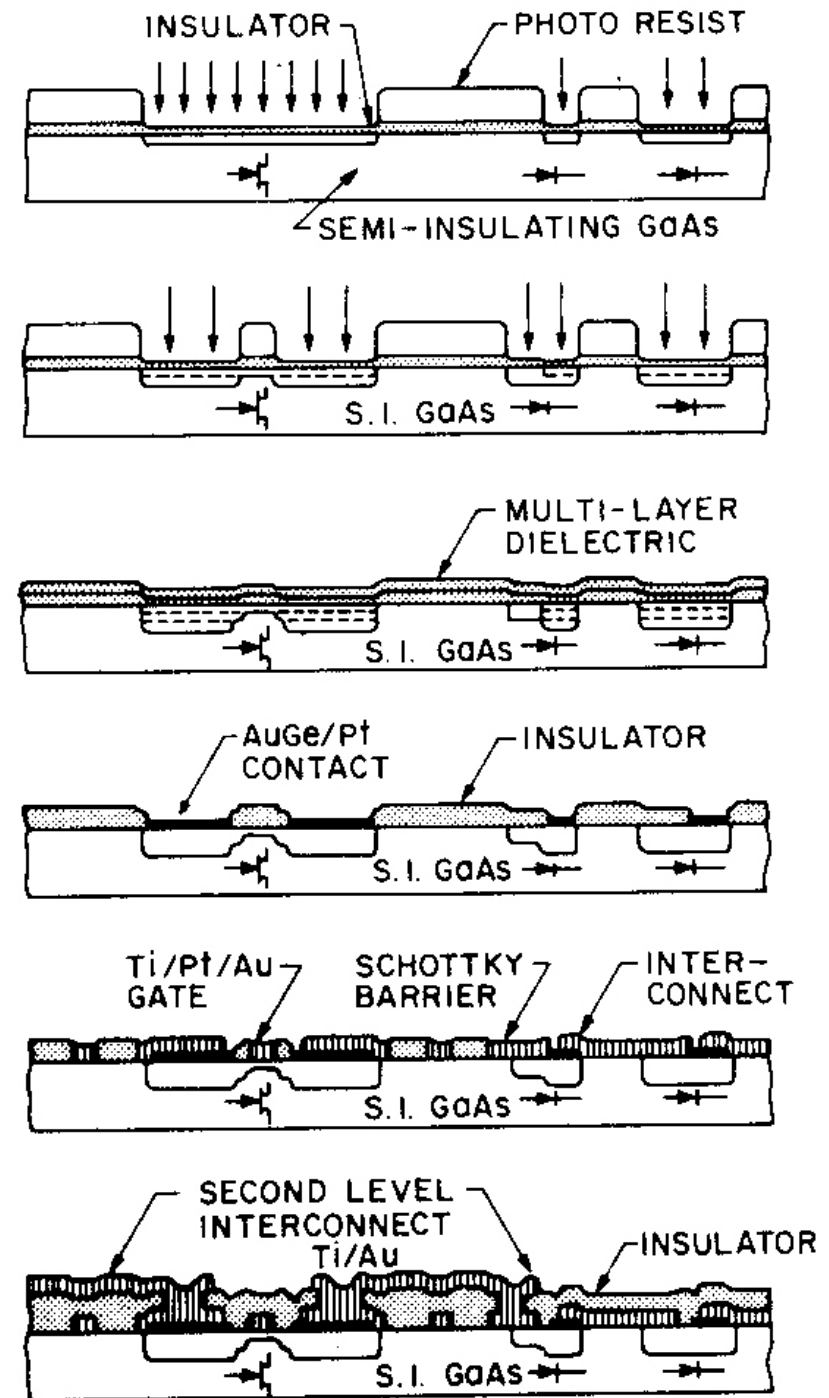
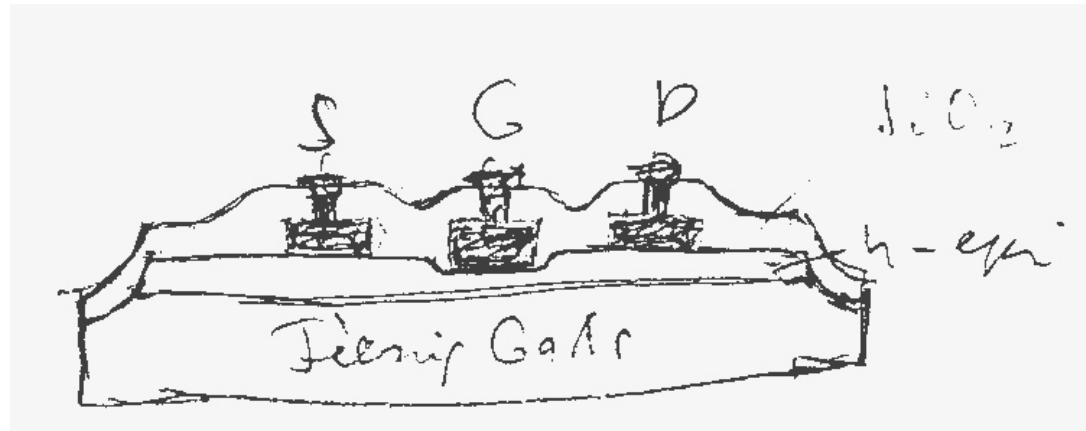


Fig. 28 Planar gallium arsenide IC process sequence.<sup>1</sup>

# Epitaxiás GaAs MESFET - műveleti sor

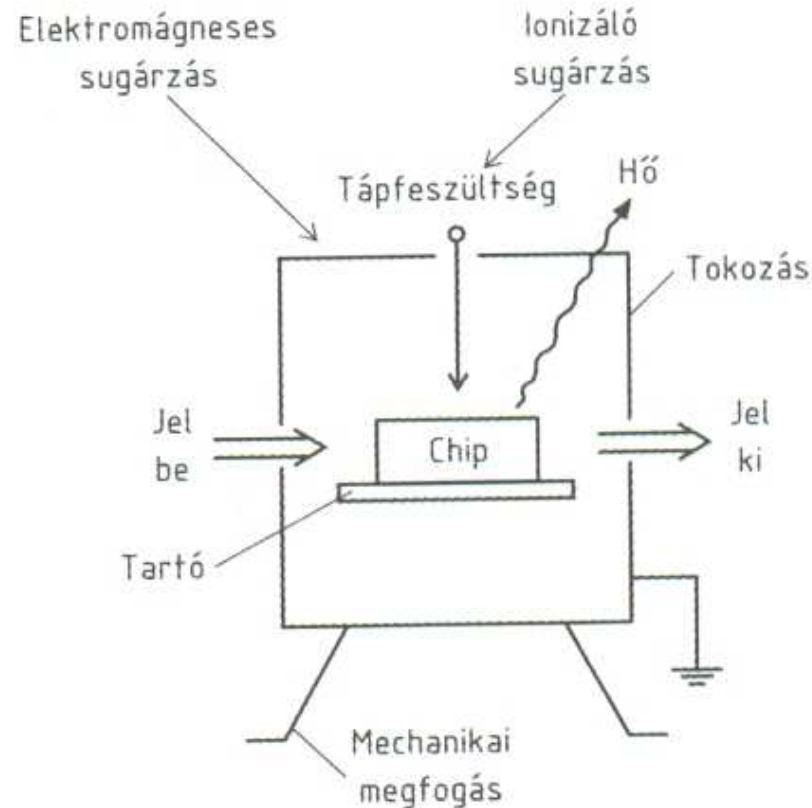


- 1., n-típusú epitaxiás réteg növesztése csatorna számára.
- 2., Meza marás oldalirányú szigetelés biztosítására.
- 3., A küszöbfeszültség (a csatorna mélységének) beállítása recesszálassal.
- 4., Ohmos kontaktusok leválasztása (S, D).
- 5., Schottky kontaktus leválasztása (G).
- 6., Védőoxid leválasztás.
- 7., Ablaknyitás, összeköttetések leválasztása.

# Kiszerezés, tokozás

A félvezető eszköz- és áramkörgyártás legfontosabb műveletei közé tartozik.

A tok funkciói:



# Kiszzerelés

Előtte bemérés (olcsó eszközöknél elmarad),  
rossz chipek megjelölése mágneses festékkel.

A szelet felvágása nagy fordulatszámú gyémánt  
tárcsával.

Felforrasztás (ragasztás) kovár (Fe-Co-Ni  
ötvözet) állványra: fontos a hőtágulási  
együttható.

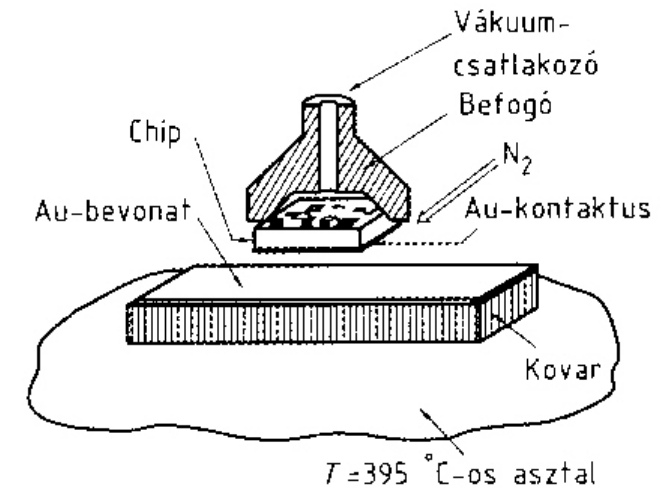
Elektromos kivezetések létrehozása: vékony  
arany vagy alumínium szállal  
termokompresszióval vagy ultrahangos kötéssel.  
Tok lezárása (hegesztés).

A termokompresszió  
műveletei:

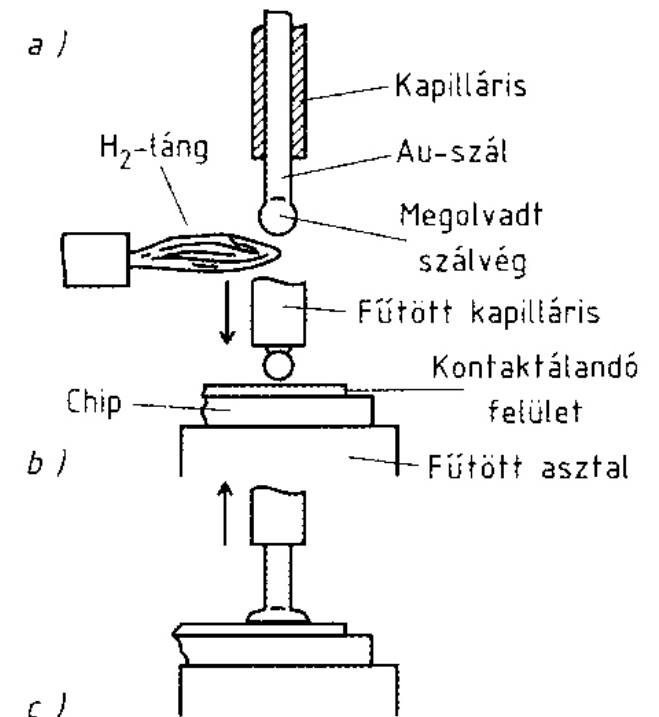
a., a szál elvágása

b., forrasztás

c., a tű felemelése



Felforrasztás



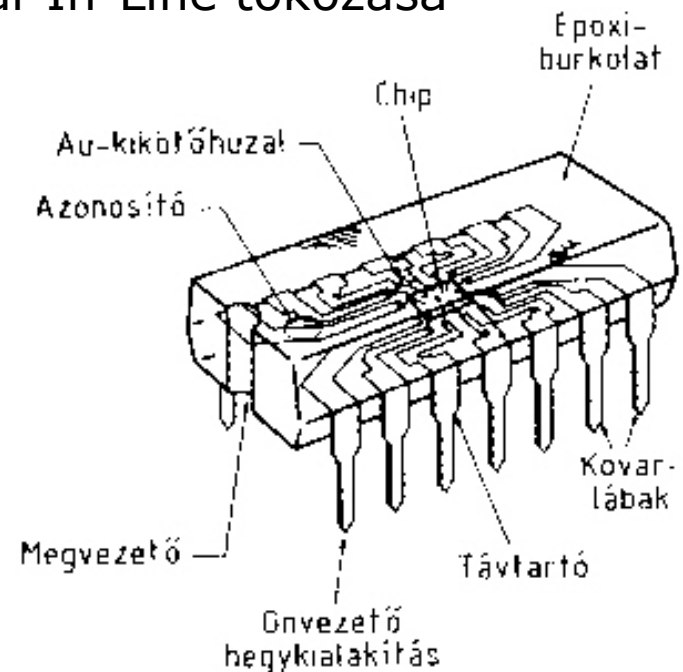
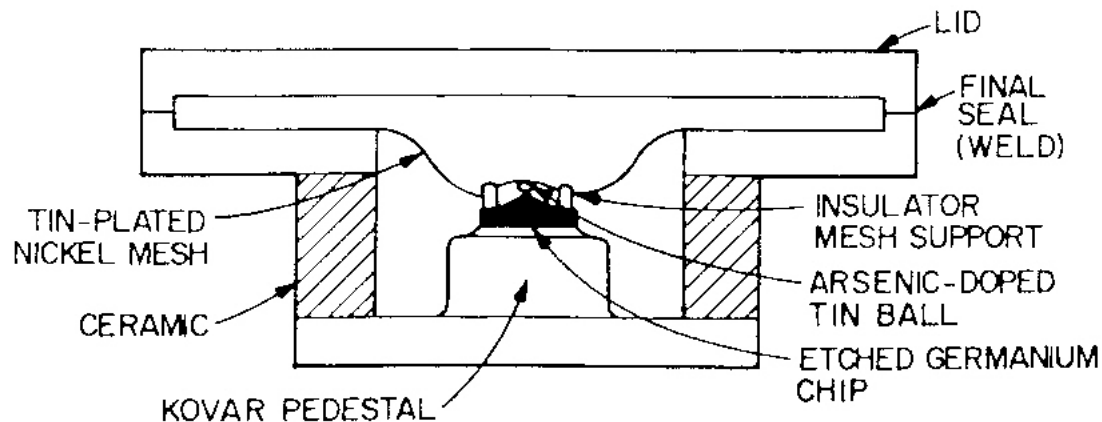
# Tokok

A tok anyaga lehet üveg, fém, műanyag, drágább eszközök és áramkörök esetében fém-kerámia (Al vagy Be oxid).

IC-k műanyag tokozása esetében a chipeket síkba kiterített kerethez rögzített kovar hordozóra szerelik fel, majd kiöntik epoxigyantával. A gyanta keményedése után kivágják a keretből az IC-t, és a kivezetéseket lehajlítják.

## IC-k Dual-In-Line tokozása

### Mikrohullámú Ge dióda fém-kerámia tokban



## Ellenőrző kérdések

Mivel biztosítják az oldalirányú szigetelést a MOSFET gyártási folyamatában?

Mivel állítják be a küszöbfeszültséget a MOSFET gyártási folyamatában?

Mivel állítják be a küszöbfeszültséget a MESFET gyártási folyamatában?

Miért adalékolják a gate anyagát a MOSFET gyártási folyamatában?

Mivel biztosítják az oldalirányú szigetelést a bipoláris tranzisztor gyártási folyamatában?

Mire szolgál az  $n^+$  eltemetett réteg az npn tranzisztorban?

Milyen funkciói vannak a toknak?

Hogyan kötik össze a chipet a tok kivezetéseivel?

Miből készülnek a tokok?